Arquitectura de Computadoras

Ing. En Sistemas Computacionales – 5mo Semestre agosto – diciembre 2023

JOSE ARTURO BUSTAMANTE LAZCANO

Contenido

[Semana 1 – Unidad 1 - Arquitecturas de cómputo 1](#_Toc151634963)

[Semana 2 – Unidad 1 – Procesamiento 3](#_Toc151634964)

[Semana 3 – Unidad 1 – Tipos de unidades de procesamiento 7](#_Toc151634965)

[Semana 4 – Unidad 1 - Conceptos básicos del manejo de Memoria 16](#_Toc151634966)

[Semana 5 – Unidad 1 – Los Buses 26](#_Toc151634967)

[Semana 6 – Unidad 2 – Estructura y funcionamiento de la CPU. 29](#_Toc151634968)

[Organización del Procesador 29](#_Toc151634969)

[Estructura de Registros 30](#_Toc151634970)

[Semana 7 – Unidad 2 – Estructura y funcionamiento de la CPU. 32](#_Toc151634971)

[Registros visibles para el usuario. 32](#_Toc151634972)

[Semana 8 – Unidad 2 – Estructura y funcionamiento de la CPU. 35](#_Toc151634973)

[Registro de control del estados 35](#_Toc151634974)

[Semana 9 – Unidad 2 – Estructura y funcionamiento de la CPU. 37](#_Toc151634975)

[Ejemplos de organización de registros de CPU reales. 37](#_Toc151634976)

[Semana 10 – Unidad 2 – Estructura y funcionamiento de la CPU. 42](#_Toc151634977)

[El ciclo de instrucción 42](#_Toc151634978)

[Semana 11 – Unidad 2 – La organización de registros de una CPU. 47](#_Toc151634979)

# Semana 1 – Unidad 1 - Arquitecturas de cómputo

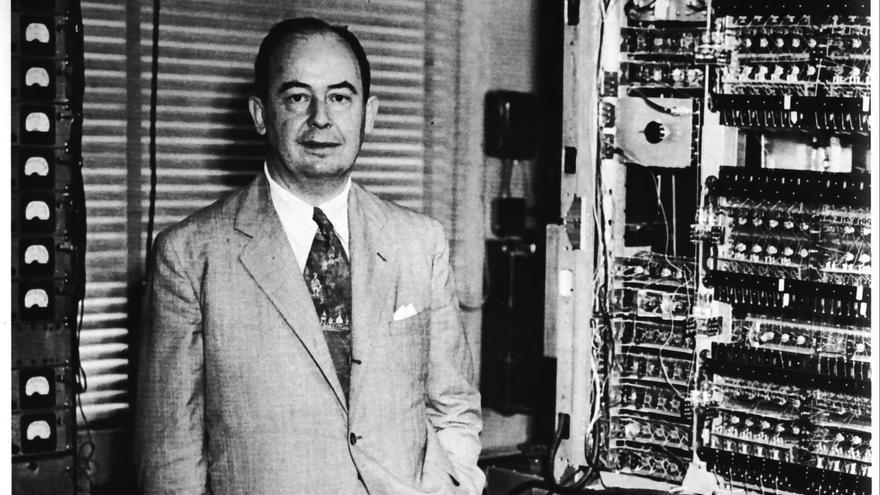
22, 23 y 24 de agosto.

Modelos de arquitecturas de cómputo.

Los modelos de arquitecturas de cómputo son las diferentes formas en que se organizan los componentes de una computadora. La arquitectura de una computadora determina su rendimiento, eficiencia y capacidad.

Los modelos de arquitecturas de cómputo se pueden clasificar en dos categorías principales:

Arquitecturas clásicas: Estas arquitecturas se desarrollaron en las primeras computadoras. La más común es la arquitectura Von Neumann, en la que las instrucciones y los datos se almacenan en la misma memoria. Otra arquitectura clásica es la arquitectura Harvard, en la que las instrucciones y los datos se almacenan en memorias separadas.



Arquitecturas segmentadas: Estas arquitecturas buscan mejorar el rendimiento realizando paralelamente varias etapas del ciclo de instrucción al mismo tiempo. El procesador se divide en varias unidades funcionales independientes y se dividen entre ellas el procesamiento de las instrucciones.

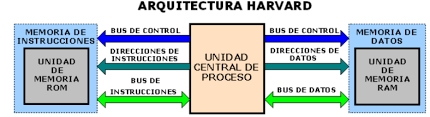
Arquitectura Von Neumann

La arquitectura Von Neumann es la arquitectura de computadora más común. En esta arquitectura, las instrucciones y los datos se almacenan en la misma memoria. El procesador accede a la memoria a través de un bus de datos y un bus de direcciones.

La arquitectura Von Neumann es muy versátil y puede ejecutar una amplia gama de programas. Sin embargo, tiene algunas desventajas, como que puede ser ineficiente para tareas que requieren acceso a datos aleatorios.

Arquitectura Harvard

La arquitectura Harvard es una arquitectura de computadora en la que las instrucciones y los datos se almacenan en memorias separadas. Esto permite que el procesador acceda a las instrucciones y a los datos de forma independiente, lo que puede mejorar el rendimiento para tareas que requieren acceso a datos aleatorios.



La arquitectura Harvard no es tan versátil como la arquitectura Von Neumann, ya que no puede ejecutar todos los programas. Sin embargo, es más eficiente para tareas que requieren acceso a datos aleatorios.

Arquitecturas segmentadas

Las arquitecturas segmentadas buscan mejorar el rendimiento realizando paralelamente varias etapas del ciclo de instrucción al mismo tiempo. El procesador se divide en varias unidades funcionales independientes y se dividen entre ellas el procesamiento de las instrucciones.

Las arquitecturas segmentadas pueden mejorar el rendimiento de tareas que requieren muchas operaciones aritméticas o lógicas. Sin embargo, son más complejas y costosas que las arquitecturas clásicas.

Otros modelos de arquitecturas de cómputo

Además de las arquitecturas clásicas y segmentadas, existen otros modelos de arquitecturas de cómputo, como:

Arquitecturas paralelas: Estas arquitecturas utilizan múltiples procesadores para ejecutar un programa.

Arquitecturas heterogéneas: Estas arquitecturas utilizan procesadores de diferentes tipos, como procesadores de propósito general, procesadores de propósito específico y procesadores gráficos.

El modelo de arquitectura de cómputo que se utiliza en una computadora depende de las necesidades específicas de la aplicación. Por ejemplo, las supercomputadoras utilizan arquitecturas paralelas para ejecutar aplicaciones científicas y de ingeniería que requieren un gran poder de procesamiento. Las computadoras personales utilizan arquitecturas clásicas para ejecutar aplicaciones de uso general.

# Semana 2 – Unidad 1 – Procesamiento

29, 30 y 31 de Agosto

Segmentadas. La arquitectura de computo segmentada es un modelo de diseño que divide la memoria de un sistema en segmentos o regiones lógicas. Cada segmento tiene un tamaño variable y puede contener datos o código de un programa. Los segmentos se identifican por un número y un desplazamiento, que indican la dirección base y la posición relativa dentro del segmento, respectivamente. La ventaja de esta arquitectura es que permite acceder a más memoria que la que se puede direccionar con un registro de tamaño fijo, y facilita la protección y el intercambio de segmentos entre procesos. La desventaja es que aumenta la complejidad del hardware y del software, y requiere más ciclos de reloj para realizar las operaciones de segmentación.

En este artículo vamos a explicar los conceptos básicos de la arquitectura de computo segmentada, sus aplicaciones y sus desafíos. También vamos a presentar algunos ejemplos de sistemas que utilizan esta arquitectura, como el Intel 8086, el IBM System/360 y el Multics. Finalmente, vamos a analizar las ventajas y desventajas de este modelo frente a otros modelos alternativos, como la arquitectura de computo paginada o la arquitectura de computo plana.

De multiprocesamiento.

La arquitectura de computo de múltiple procesamiento es una forma de operación de una computadora en donde se tiene físicamente más de un procesador. El fin es tener la disposición de ejecutar diferentes partes de un programa a la vez. Estas múltiples unidades centrales de procesamiento (CPU) se mantienen en una estrecha comunicación, compartiendo el bus, la memoria y otros dispositivos periféricos de la computadora.

El multiprocesamiento se refiere más a la cantidad de unidades de CPU, que a la cantidad de procesos en ejecución de forma simultánea. Si el hardware proporciona más de un procesador, entonces eso es multiprocesamiento. Es la capacidad del sistema de aprovechar la potencia informática de múltiples procesadores. El sistema de multiprocesamiento es de gran utilidad cuando se busca tener una velocidad bastante alta para procesar un conjunto elevado de datos. Estos sistemas se usan mayormente en aplicaciones como el de pronóstico del tiempo, control satelital, etc.

Existen diferentes tipos de arquitecturas de computo de múltiple procesamiento, según el grado de acoplamiento entre los procesadores y la forma en que se distribuyen las tareas. Algunas de las más comunes son:

- \*\*Multiprocesamiento simétrico (SMP)\*\*: Es un sistema único con múltiples procesadores estrechamente acoplados que comparten todos los recursos del sistema, como la memoria, el disco y los dispositivos de entrada/salida. Los procesadores pueden ejecutar el mismo o diferentes programas, y el sistema operativo se encarga de asignar las tareas y balancear la carga entre ellos. Esta arquitectura es simple y eficiente para aplicaciones que requieren acceso frecuente a los datos compartidos.

- \*\*Multiprocesamiento asimétrico (AMP)\*\*: Es un sistema único con múltiples procesadores que tienen funciones específicas y no comparten todos los recursos del sistema. Por ejemplo, un procesador puede ser el maestro y coordinar las actividades de los demás, que serían los esclavos. Cada procesador puede tener su propio sistema operativo o ejecutar una parte del mismo. Esta arquitectura es más compleja y adecuada para aplicaciones que requieren una alta especialización o independencia entre los procesadores.

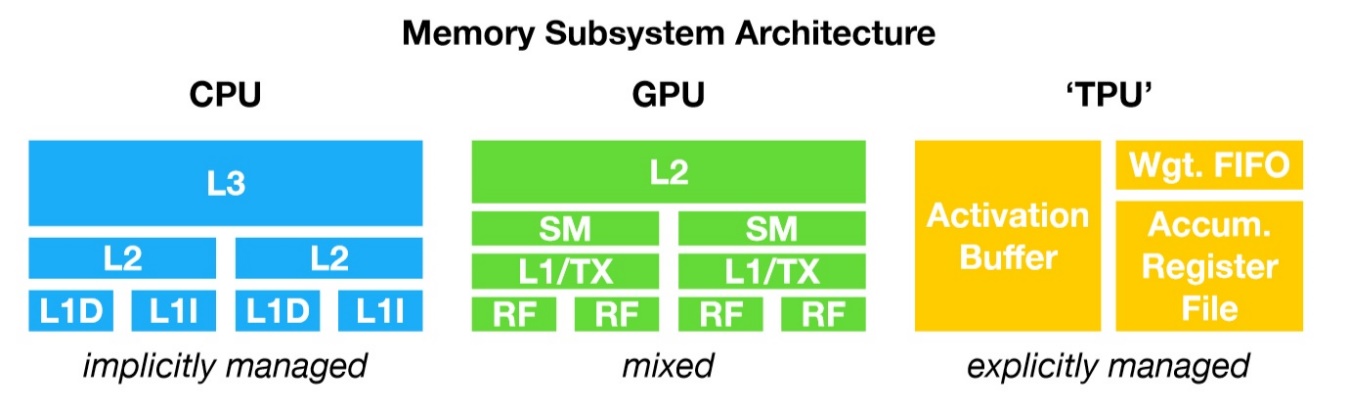
- \*\*Multiprocesamiento masivamente paralelo (MPP)\*\*: Es una matriz de nodos de procesamiento independientes que se comunican a través de un bus de interconexión de alta velocidad. Cada nodo tiene su propio procesador, memoria y disco, y puede ejecutar su propio sistema operativo o una parte del mismo. Los nodos pueden trabajar en paralelo en diferentes partes de un problema o cooperar en una misma tarea. Esta arquitectura es muy escalable y potente para aplicaciones que requieren una gran cantidad de cálculos o datos.

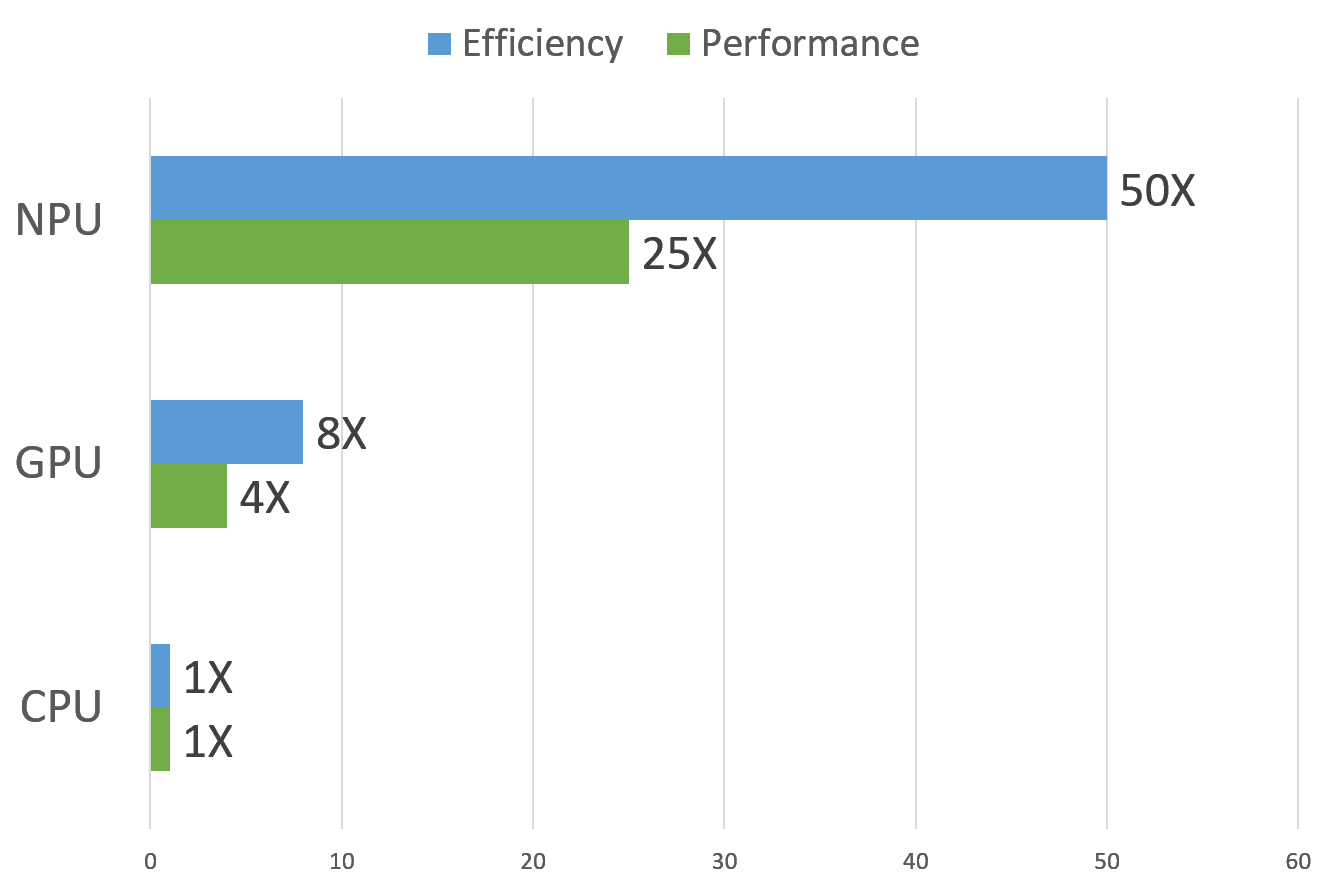
- \*\*Computación distribuida o en malla (Grid)\*\*: Es una red de computadoras heterogéneas que se conectan a través de Internet u otras redes para compartir recursos y datos. Las computadoras pueden estar ubicadas en diferentes lugares geográficos y pertenecer a diferentes organizaciones. Los usuarios pueden acceder a los recursos disponibles según sus necesidades y preferencias, sin importar su ubicación física. Esta arquitectura es muy flexible y dinámica para aplicaciones que requieren una gran diversidad o disponibilidad de recursos.

# Semana 3 – Unidad 1 – Tipos de unidades de procesamiento

05, 06 y 07 de septiembre

Tipos de Arquitectura y Componentes de computo





CPU

La arquitectura de la CPU es el diseño conceptual y la estructura operacional fundamental de un sistema de computadoras. Define la estructura y el funcionamiento de los componentes internos de la CPU, que son los encargados de realizar las operaciones necesarias para ejecutar programas.

Las características principales de la arquitectura de la CPU son:

Tipo de instrucciones: Los procesadores pueden utilizar dos tipos de instrucciones: CISC (Complex Instruction Set Computer) y RISC (Reduced Instruction Set Computer). Los procesadores CISC tienen un conjunto de instrucciones más amplio, lo que les permite realizar operaciones más complejas en una sola instrucción. Los procesadores RISC, por su parte, tienen un conjunto de instrucciones más reducido, lo que los hace más eficientes en el uso de los recursos del sistema.

Tamaño de palabra: El tamaño de palabra es la cantidad de bits que puede procesar la CPU a la vez. Los procesadores de 32 bits pueden procesar 32 bits a la vez, mientras que los procesadores de 64 bits pueden procesar 64 bits a la vez. Un tamaño de palabra más grande permite procesar datos más grandes en una sola operación, lo que puede mejorar el rendimiento de la CPU.

Frecuencia de reloj: La frecuencia de reloj es la velocidad a la que la CPU funciona. Se mide en hercios (Hz), y un hercio equivale a un ciclo por segundo. Una frecuencia de reloj más alta permite que la CPU ejecute más instrucciones por segundo, lo que puede mejorar el rendimiento general del sistema.

Número de núcleos: Los procesadores modernos pueden tener uno o más núcleos. Un núcleo es un procesador independiente que puede ejecutar instrucciones de forma simultánea. Un mayor número de núcleos permite que la CPU ejecute más tareas a la vez, lo que puede mejorar el rendimiento multitarea.

Las funciones principales de la CPU son:

Ejecutar instrucciones: La CPU es responsable de ejecutar las instrucciones del programa que está en ejecución. Para ello, la CPU decodifica las instrucciones, obtiene los datos necesarios de la memoria y realiza las operaciones necesarias.

Gestionar la memoria: La CPU también es responsable de gestionar la memoria del sistema. Esto incluye asignar memoria a los programas, liberar memoria cuando ya no es necesaria y evitar que los programas accedan a la memoria de otros programas.

Gestionar los periféricos: La CPU también es responsable de gestionar los periféricos del sistema, como el teclado, el mouse y la pantalla. Esto incluye enviar datos a los periféricos y recibir datos de ellos.

Las partes principales que componen la arquitectura de la CPU son:

Unidad de control: La unidad de control es el cerebro de la CPU. Es responsable de decodificar las instrucciones, asignar recursos y coordinar las operaciones de la CPU.

Unidad aritmético-lógica (ALU): La ALU es la unidad que realiza las operaciones aritméticas y lógicas. Esto incluye operaciones como suma, resta, multiplicación, división, AND, OR y NOT.

Registros: Los registros son memorias de alta velocidad que se utilizan para almacenar datos temporales. La CPU utiliza los registros para almacenar datos que necesita para ejecutar instrucciones.

Memoria caché: La memoria caché es una memoria de alta velocidad que se utiliza para almacenar datos que la CPU ha accedido recientemente. La memoria caché ayuda a mejorar el rendimiento de la CPU al reducir la necesidad de acceder a la memoria principal, que es más lenta.

Bus: El bus es la interfaz que conecta la CPU con el resto del sistema. Utilizado para transferir datos entre la CPU y la memoria, los dispositivos periféricos y otros componentes de la computadora.

La arquitectura de la CPU es un tema complejo que ha evolucionado a lo largo de los años. Los avances en la arquitectura de la CPU han permitido que las computadoras se vuelvan más rápidas, eficientes y potentes.

GPU

Las características principales de la arquitectura GPU son:

Paralelismo masivo: Las GPU están diseñadas para procesar grandes cantidades de datos de forma paralela. Esto se logra mediante la agrupación de miles o millones de núcleos de procesamiento en una sola unidad.

Ejecución de instrucciones vectoriales: Las GPU pueden ejecutar instrucciones vectoriales, que son instrucciones que operan en múltiples datos al mismo tiempo. Esto las hace ideales para tareas que involucran matrices de datos, como el procesamiento de imágenes y el aprendizaje automático.

Memoria dedicada: Las GPU tienen su propia memoria dedicada, que está separada de la memoria de la CPU. Esto permite que las GPU accedan a los datos de forma más rápida y eficiente.

Las funciones de la arquitectura GPU incluyen:

Procesamiento de gráficos: Las GPU fueron originalmente diseñadas para el procesamiento de gráficos 2D y 3D. Sin embargo, con el tiempo, se han vuelto más versátiles y ahora se utilizan para una amplia gama de tareas, como el aprendizaje automático, el análisis de datos y la simulación.

Computación acelerada: Las GPU pueden utilizarse para acelerar el rendimiento de las aplicaciones que realizan cálculos intensivos. Esto se logra mediante el uso de la paralelización y la ejecución de instrucciones vectoriales.

Las partes que componen la arquitectura GPU incluyen:

Núcleos de procesamiento: Los núcleos de procesamiento son los componentes básicos de una GPU. Son responsables de ejecutar las instrucciones y realizar los cálculos.

Memoria de la GPU: La memoria de la GPU es donde se almacenan los datos que están siendo procesados por la GPU.

Controlador de memoria: El controlador de memoria es responsable de gestionar el acceso a la memoria de la GPU.

Unidad de control: La unidad de control es responsable de coordinar las operaciones de la GPU.

Las GPU se han convertido en una parte integral de las computadoras modernas. Su capacidad de paralelizar el procesamiento de datos y ejecutar instrucciones vectoriales las ha hecho ideales para una amplia gama de tareas, incluyendo el procesamiento de gráficos, el aprendizaje automático, el análisis de datos y la simulación.

GPU

Las características principales de la arquitectura GPU son:

Paralelismo masivo: Las GPU están diseñadas para procesar grandes cantidades de datos de forma paralela. Esto se logra mediante la agrupación de miles o millones de núcleos de procesamiento en una sola unidad.

Ejecución de instrucciones vectoriales: Las GPU pueden ejecutar instrucciones vectoriales, que son instrucciones que operan en múltiples datos al mismo tiempo. Esto las hace ideales para tareas que involucran matrices de datos, como el procesamiento de imágenes y el aprendizaje automático.

Memoria dedicada: Las GPU tienen su propia memoria dedicada, que está separada de la memoria de la CPU. Esto permite que las GPU accedan a los datos de forma más rápida y eficiente.

Las funciones de la arquitectura GPU incluyen:

Procesamiento de gráficos: Las GPU fueron originalmente diseñadas para el procesamiento de gráficos 2D y 3D. Sin embargo, con el tiempo, se han vuelto más versátiles y ahora se utilizan para una amplia gama de tareas, como el aprendizaje automático, el análisis de datos y la simulación.

Computación acelerada: Las GPU pueden utilizarse para acelerar el rendimiento de las aplicaciones que realizan cálculos intensivos. Esto se logra mediante el uso de la paralelización y la ejecución de instrucciones vectoriales.

Las partes que componen la arquitectura GPU incluyen:

Núcleos de procesamiento: Los núcleos de procesamiento son los componentes básicos de una GPU. Son responsables de ejecutar las instrucciones y realizar los cálculos.

Memoria de la GPU: La memoria de la GPU es donde se almacenan los datos que están siendo procesados por la GPU.

Controlador de memoria: El controlador de memoria es responsable de gestionar el acceso a la memoria de la GPU.

Unidad de control: La unidad de control es responsable de coordinar las operaciones de la GPU.

Las GPU se han convertido en una parte integral de las computadoras modernas. Su capacidad de paralelizar el procesamiento de datos y ejecutar instrucciones vectoriales las ha hecho ideales para una amplia gama de tareas, incluyendo el procesamiento de gráficos, el aprendizaje automático, el análisis de datos y la simulación.

NPU

Las características principales de la arquitectura NPU son:

Especialización para el procesamiento de redes neuronales: Las NPU están diseñadas específicamente para procesar redes neuronales, que son un tipo de algoritmo de aprendizaje automático. Esto se logra mediante el uso de arquitecturas y circuitos especializados que están optimizados para el funcionamiento de las redes neuronales.

Mayor eficiencia energética: Las NPU suelen ser más eficientes energéticamente que las CPU y GPU tradicionales. Esto se debe a que las NPU están diseñadas para realizar tareas específicas de aprendizaje automático, que a menudo requieren menos energía que otras tareas, como el procesamiento de gráficos o el cálculo científico.

Mayor rendimiento: Las NPU pueden ofrecer un mayor rendimiento que las CPU y GPU tradicionales para tareas de aprendizaje automático. Esto se debe a que las NPU están diseñadas específicamente para estas tareas, que a menudo requieren una gran cantidad de cálculos.

Las funciones de la arquitectura NPU incluyen:

Procesamiento de redes neuronales: Las NPU se utilizan para procesar redes neuronales, que son un tipo de algoritmo de aprendizaje automático. Las redes neuronales se utilizan en una amplia gama de aplicaciones, como la visión artificial, el reconocimiento de voz y el aprendizaje automático.

Aceleración de aplicaciones de aprendizaje automático: Las NPU se utilizan para acelerar las aplicaciones de aprendizaje automático. Esto puede ayudar a mejorar el rendimiento y reducir el consumo de energía de las aplicaciones de aprendizaje automático.

Las partes que componen la arquitectura NPU incluyen:

Núcleos de procesamiento neuronal: Los núcleos de procesamiento neuronal son los componentes básicos de una NPU. Son responsables de ejecutar las operaciones de las redes neuronales.

Memoria de la NPU: La memoria de la NPU es donde se almacenan los datos que están siendo procesados por la NPU.

Controlador de memoria: El controlador de memoria es responsable de gestionar el acceso a la memoria de la NPU.

Unidad de control: La unidad de control es responsable de coordinar las operaciones de la NPU.

Las NPU se han convertido en una parte integral de las computadoras modernas. Su capacidad de procesar redes neuronales de forma eficiente y rápida ha hecho que sean ideales para una amplia gama de aplicaciones de aprendizaje automático.

Aquí hay algunos ejemplos específicos de cómo se utilizan las NPU:

En los smartphones, las NPU se utilizan para mejorar el rendimiento de las cámaras, el reconocimiento facial y otras funciones de inteligencia artificial.

En los centros de datos, las NPU se utilizan para entrenar modelos de aprendizaje automático de gran tamaño.

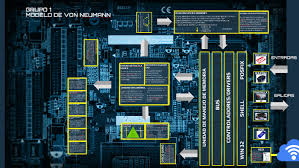
En los automóviles autónomos, las NPU se utilizan para procesar imágenes de las cámaras y otras entradas sensoriales.

A medida que la tecnología de aprendizaje automático continúa desarrollándose, las NPU se volverán aún más importantes.

# Semana 4 – Unidad 1 - Conceptos básicos del manejo de Memoria

12, 13 y 14 de septiembre

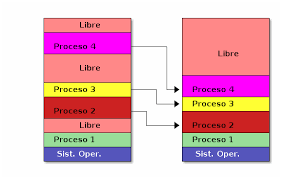
El manejo de memoria es un concepto fundamental en programación y se refiere a cómo un programa gestiona y utiliza la memoria de la computadora para almacenar y acceder a datos. Aquí tienes algunos conceptos básicos relacionados con el manejo de memoria:



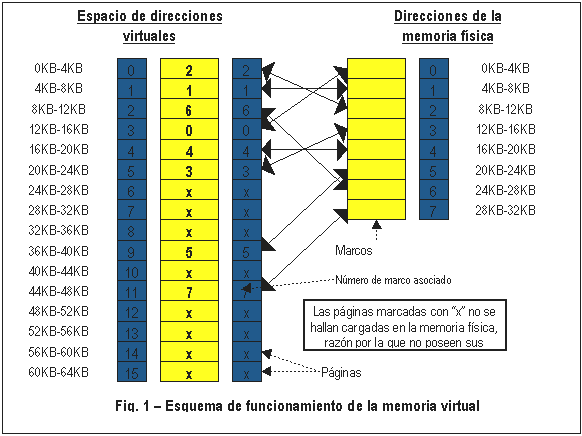
1. \*\*Memoria RAM (Random Access Memory)\*\*: La memoria RAM es un tipo de memoria volátil que se utiliza para almacenar datos y programas mientras se ejecutan en la computadora. Los datos en la RAM se pueden leer y escribir rápidamente, pero se borran cuando se apaga la computadora.



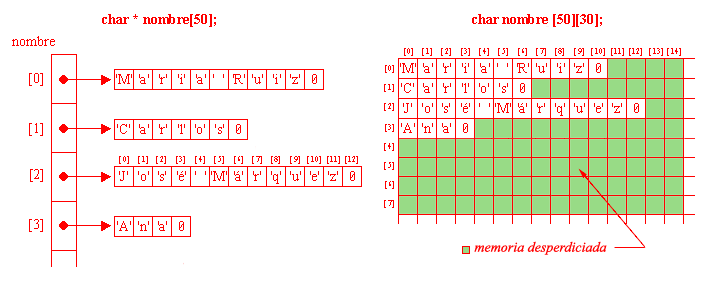
2. \*\*Asignación de memoria\*\*: Es el proceso de reservar un bloque de memoria para su uso en un programa. Esto se hace para almacenar variables, estructuras de datos, objetos u otros tipos de datos.



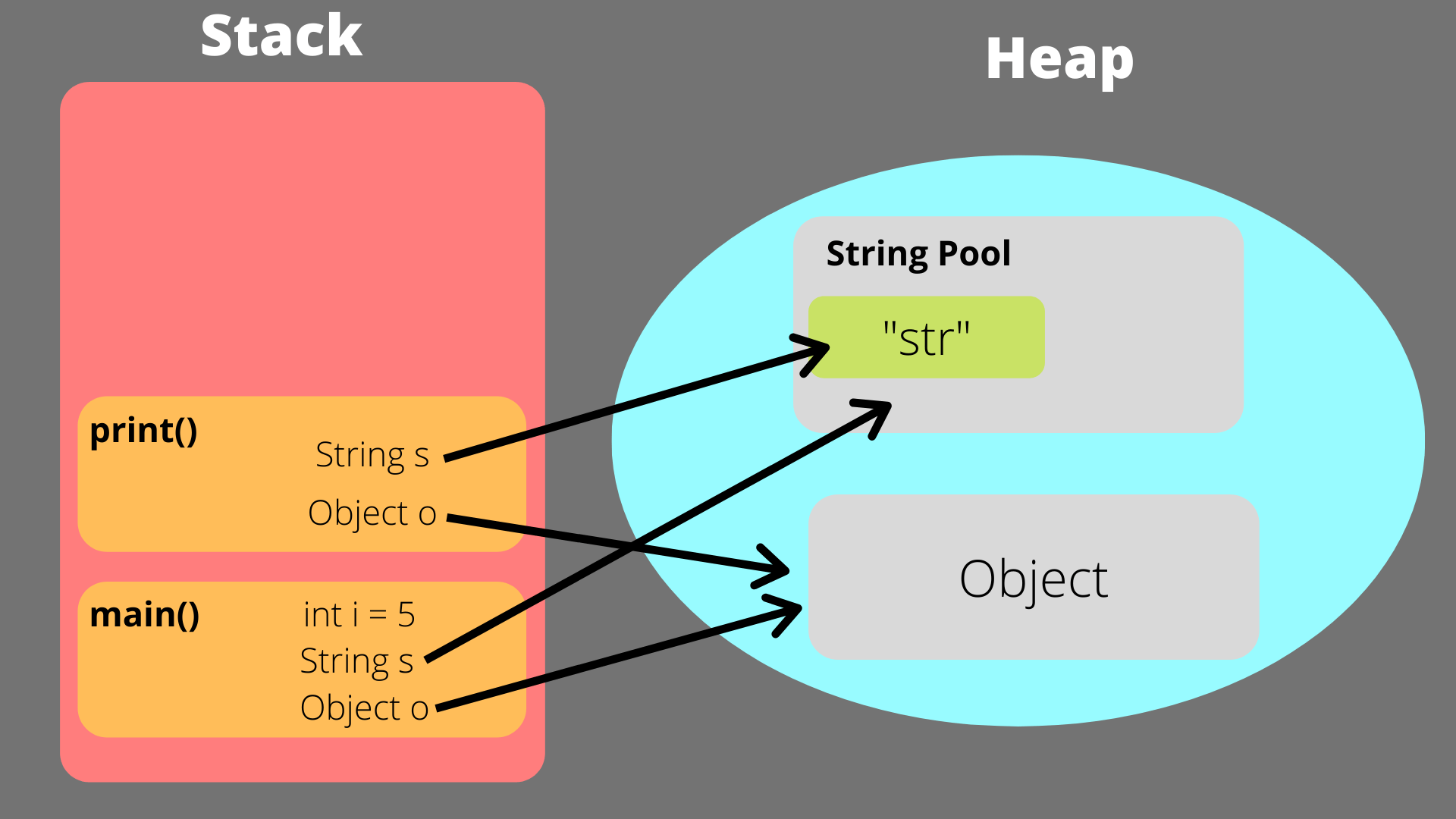
3. \*\*Desasignación de memoria\*\*: También conocida como "liberación de memoria", es el proceso de devolver la memoria previamente asignada a un sistema de gestión de memoria para su reutilización. Esto es importante para evitar fugas de memoria (memory leaks) y garantizar que los recursos se utilicen eficientemente.



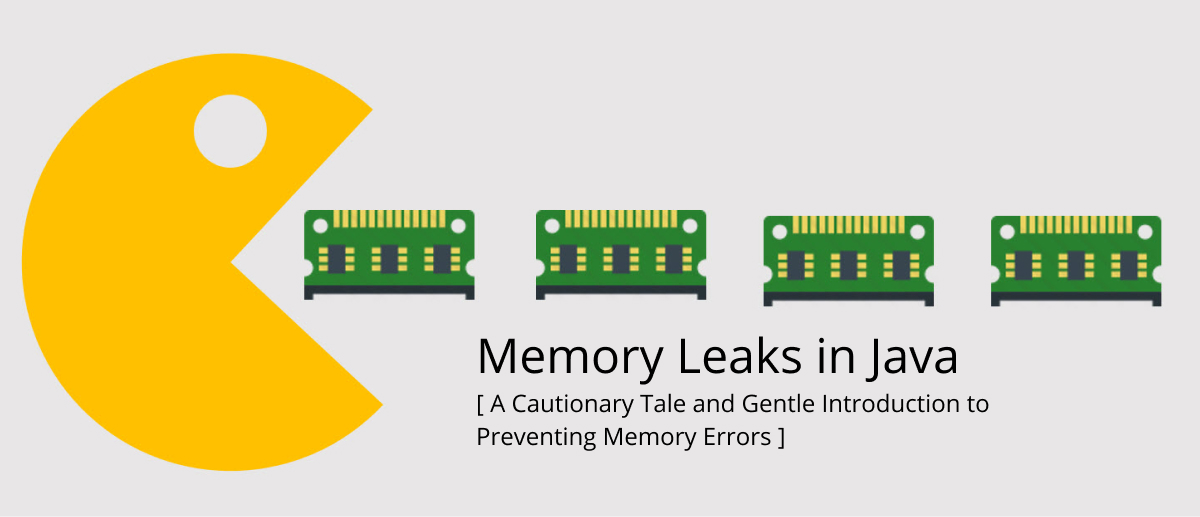
4. \*\*Punteros\*\*: Un puntero es una variable que almacena la dirección de memoria de otro objeto. Se utilizan para acceder y manipular datos en la memoria.



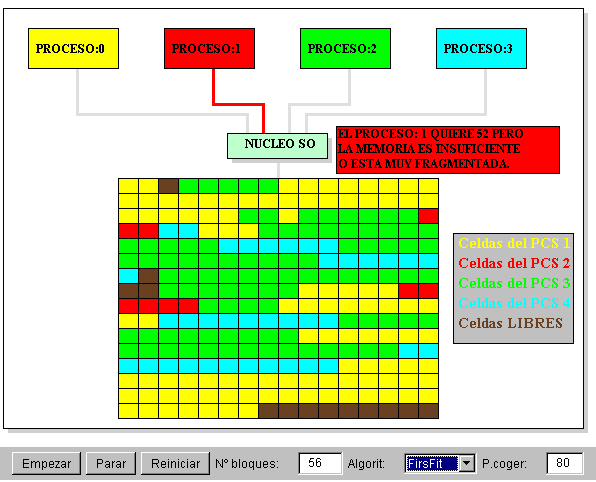
5. \*\*Heap y Stack\*\*: Son dos regiones de memoria utilizadas para diferentes propósitos. El heap se utiliza para la asignación dinámica de memoria, donde los objetos se crean y destruyen explícitamente por el programador. El stack se utiliza para almacenar variables locales y controlar el flujo de ejecución del programa, y su gestión es más automática.



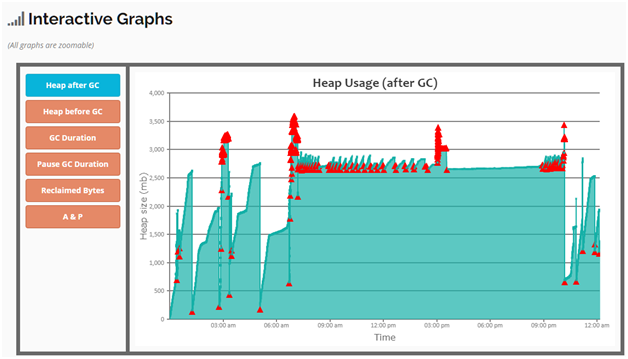
6. \*\*Fuga de memoria (Memory Leak)\*\*: Ocurre cuando un programa asigna memoria dinámicamente pero no la libera adecuadamente cuando ya no se necesita. Esto puede provocar un agotamiento gradual de la memoria disponible y afectar el rendimiento del sistema.



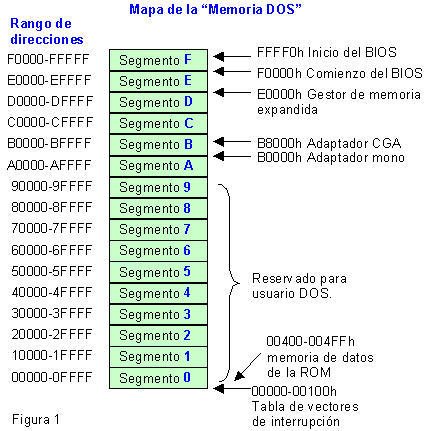
7. \*\*Fragmentación de memoria\*\*: Puede ocurrir en el heap cuando se asigna y libera memoria repetidamente, lo que lleva a la fragmentación de la memoria en pequeños fragmentos no contiguos. Esto puede hacer que sea más difícil asignar bloques grandes de memoria.



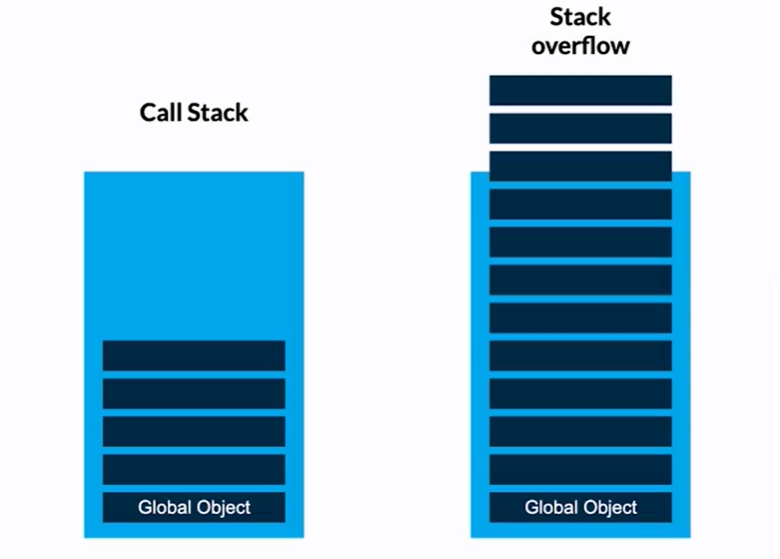
8. \*\*Garbage Collection (Recolección de Basura)\*\*: Es un proceso automatizado en algunos lenguajes de programación (como Java y C#) que busca y libera automáticamente la memoria que ya no está en uso, evitando así fugas de memoria.



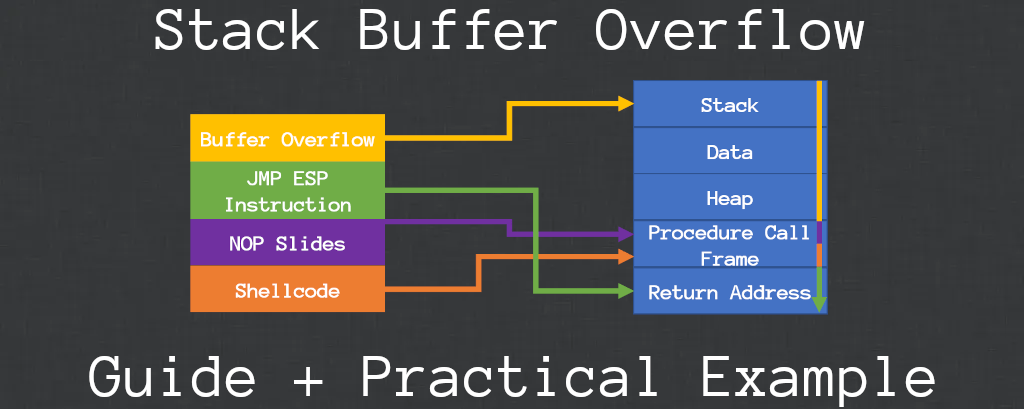
9. \*\*Dirección de memoria\*\*: Cada byte en la memoria tiene una dirección única que se utiliza para acceder a ese byte específico. Las direcciones de memoria suelen ser números hexadecimales.



10. \*\*Stack Overflow\*\*: Ocurre cuando la pila (stack) se llena con llamadas recursivas o funciones anidadas excesivas, lo que provoca un desbordamiento y un error en tiempo de ejecución.



11. \*\*Buffer Overflow\*\*: Es un tipo de error de programación en el que se escriben más datos en un buffer de memoria de lo que puede contener, lo que puede llevar a problemas de seguridad y vulnerabilidades.



El manejo de memoria es una parte crítica de la programación, y entender estos conceptos es esencial para escribir programas eficientes y sin errores relacionados con la memoria. Diferentes lenguajes de programación tienen enfoques diferentes para el manejo de memoria, por lo que es importante estar familiarizado con las características y las mejores prácticas específicas de cada lenguaje que utilices.

# Semana 5 – Unidad 1 – Los Buses

19, 20 y 21 de septiembre

Los buses de una computadora son un conjunto de cables o conexiones electrónicas que permiten la transferencia de datos y señales entre los diferentes componentes de la computadora, como la CPU, la memoria RAM, los dispositivos de almacenamiento, los puertos de entrada/salida y otros periféricos. La estructura de los buses de una computadora puede variar según la arquitectura y el diseño específico de la computadora, pero generalmente se componen de varios tipos de buses que desempeñan roles específicos. A continuación, se describen algunos de los buses más comunes en una computadora:

1. \*\*Bus del sistema (System Bus)\*\*: También conocido como bus frontal, es el principal bus de comunicación en una computadora. Conecta la CPU con la memoria RAM y otros componentes clave. El bus del sistema suele dividirse en tres subcategorías:

- \*\*Bus de datos (Data Bus)\*\*: Transporta datos entre la CPU y la memoria RAM. Su ancho (la cantidad de bits que puede transportar a la vez) es un factor importante en el rendimiento de la computadora.

- \*\*Bus de direcciones (Address Bus)\*\*: Se utiliza para especificar la ubicación de la memoria o el dispositivo al que se quiere acceder. El ancho del bus de direcciones determina la capacidad máxima de dirección de memoria de la computadora.

- \*\*Bus de control (Control Bus)\*\*: Transmite señales de control y sincronización entre la CPU y otros componentes. Incluye señales como lectura/escritura, señales de reloj y señales de solicitud/interrupción.

2. \*\*Bus de E/S (Entrada/Salida)\*\*: Conecta la CPU con los dispositivos periféricos, como teclados, ratones, impresoras, unidades de disco y otros dispositivos de entrada/salida. Este bus permite que la CPU se comunique con los periféricos para la entrada y salida de datos.

3. \*\*Bus de datos del sistema (System Data Bus)\*\*: Es un bus interno dentro de la CPU que conecta la unidad de control y la unidad de procesamiento aritmético y lógico (ALU). Se utiliza para transferir datos y resultados de operaciones dentro de la CPU.

4. \*\*Buses internos del chipset\*\*: El chipset de la placa base de la computadora también puede incluir buses internos que conectan diferentes componentes del sistema, como la memoria caché, los puertos PCIe (Peripheral Component Interconnect Express) para tarjetas de expansión, y otros dispositivos integrados.

5. \*\*Bus de comunicación entre componentes\*\*: En sistemas más complejos, como servidores o estaciones de trabajo, puede haber buses de comunicación dedicados entre componentes específicos, como buses de interconexión entre múltiples CPUs en un sistema multiprocesador.

Es importante tener en cuenta que la estructura de los buses puede variar según la arquitectura y el diseño de la computadora, y la evolución tecnológica ha llevado a cambios en la forma en que los componentes se comunican entre sí. Además, la velocidad y la capacidad de los buses son factores críticos para el rendimiento de una computadora, por lo que las especificaciones de los buses suelen ser un aspecto clave a considerar al elegir o diseñar una computadora.

El término "chipset" se refiere a un conjunto de circuitos integrados (chips) que se encuentran en una placa base (motherboard) de una computadora o dispositivo electrónico. Estos chips desempeñan un papel fundamental en el funcionamiento de la computadora, ya que gestionan la comunicación y la coordinación entre diferentes componentes de hardware, como el procesador, la memoria RAM, los puertos de entrada/salida, y otros dispositivos conectados. A continuación, se presentan algunas de las características clave de un chipset:

Comunicación entre componentes: Los chipsets facilitan la comunicación eficiente entre el procesador, la memoria RAM y otros dispositivos conectados a la placa base. Controlan el flujo de datos y las señales eléctricas para garantizar que los componentes trabajen juntos de manera sincronizada.

Interfaz de memoria: El chipset determina el tipo de memoria RAM que es compatible con la placa base, como DDR4 o DDR5, así como la velocidad máxima de la memoria que se puede utilizar.

Puertos de E/S: Los chipsets gestionan los puertos de entrada/salida de la placa base, como puertos USB, puertos SATA para unidades de almacenamiento, puertos PCIe para tarjetas de expansión, puertos de red y otros.

Controladores integrados: Muchos chipsets incluyen controladores integrados para dispositivos como tarjetas de sonido, tarjetas de red (Ethernet), controladores USB y más. Estos controladores permiten que estos dispositivos funcionen sin necesidad de tarjetas adicionales.

Administración de energía: Los chipsets también controlan la gestión de energía, permitiendo funciones como la administración de energía de los dispositivos conectados, la gestión de los modos de suspensión y la optimización del consumo de energía.

Soporte de periféricos: Los chipsets suelen ser responsables de admitir una variedad de periféricos y dispositivos externos, como teclados, ratones, monitores, impresoras y otros dispositivos USB o de otra interfaz.

Compatibilidad de CPU: Los chipsets están diseñados para ser compatibles con ciertos tipos y generaciones de procesadores. Por lo tanto, es importante elegir un chipset que sea compatible con el procesador que desees usar.

Características adicionales: Algunos chipsets ofrecen características adicionales, como soporte para gráficos integrados, capacidades de overclocking, tecnologías de almacenamiento avanzado (como RAID) y características de seguridad (como TPM).

Es importante destacar que los fabricantes de placas base suelen ofrecer diferentes modelos de chipsets con diferentes características, por lo que la elección del chipset adecuado dependerá de tus necesidades y preferencias específicas en cuanto a rendimiento y funcionalidad.

# Semana 6 – Unidad 2 – Estructura y funcionamiento de la CPU.

26, 27 y 28 de septiembre.

## Organización del Procesador

La organización de un procesador se refiere a la estructura interna y el diseño de un chip de CPU (Unidad Central de Procesamiento). La organización de un procesador determina cómo se ejecutan las instrucciones y cómo se procesan los datos dentro del procesador. A continuación, se describen algunos de los conceptos clave relacionados con la organización del procesador:

1. Unidad de Control: La unidad de control es responsable de coordinar las operaciones del procesador. Controla la secuencia de ejecución de instrucciones, dirige el flujo de datos y controla los dispositivos de entrada y salida. La unidad de control interpreta las instrucciones del programa y emite señales para activar los componentes apropiados del procesador.

2. Unidad Aritmético-Lógica (ALU): La ALU es la parte del procesador que realiza operaciones aritméticas y lógicas en los datos. Puede realizar operaciones como sumas, restas, multiplicaciones, divisiones, comparaciones, y operaciones lógicas (AND, OR, NOT, etc.).

3. Registros: Los registros son ubicaciones de almacenamiento de alta velocidad dentro del procesador que se utilizan para almacenar datos temporales y resultados de cálculos. Los registros son fundamentales para el rendimiento del procesador, ya que permiten un acceso rápido a los datos necesarios para la ejecución de instrucciones.

4. Memoria Cache: La memoria caché es una memoria de alta velocidad que almacena copias de datos e instrucciones utilizados con frecuencia. La caché se utiliza para acelerar el acceso a la memoria principal, reduciendo la latencia y mejorando el rendimiento.

5. Unidad de Punto Flotante (FPU): Algunos procesadores incluyen una FPU dedicada que realiza operaciones matemáticas en números de punto flotante, como operaciones con números reales. Esto es esencial para aplicaciones que requieren cálculos precisos de punto flotante, como gráficos 3D y cálculos científicos.

6. Conjunto de Instrucciones: El conjunto de instrucciones (ISA, por sus siglas en inglés) define el conjunto de operaciones que un procesador puede ejecutar. Las instrucciones se dividen en categorías, como instrucciones aritméticas, instrucciones de salto condicional, instrucciones de carga y almacenamiento, etc. El ISA determina la arquitectura del procesador y cómo se programa.

7. Pipeline: Muchos procesadores utilizan una técnica llamada pipeline para mejorar el rendimiento. El pipeline divide la ejecución de una instrucción en varias etapas secuenciales, lo que permite que múltiples instrucciones se ejecuten simultáneamente, mejorando la velocidad de procesamiento.

8. Unidades de Ejecución Múltiple: Algunos procesadores modernos tienen múltiples unidades de ejecución, lo que les permite realizar múltiples instrucciones en paralelo. Estas unidades pueden incluir unidades de enteros, unidades de punto flotante y unidades vectoriales.

La organización del procesador es un aspecto crítico en la arquitectura de las computadoras y tiene un impacto directo en el rendimiento de la CPU. Los diseñadores de procesadores deben equilibrar factores como el costo, el consumo de energía y el rendimiento para crear procesadores eficientes que satisfagan las necesidades de una variedad de aplicaciones.

## Estructura de Registros

La estructura de registros se refiere a la organización y el conjunto de registros que se encuentran en una unidad de procesamiento, como una CPU (Unidad Central de Procesamiento) de una computadora. Los registros son ubicaciones de almacenamiento de alta velocidad que se utilizan para almacenar datos temporales, direcciones de memoria y otros valores esenciales para la ejecución de instrucciones. Los registros son fundamentales para el funcionamiento de la CPU y juegan un papel crucial en la manipulación de datos y la ejecución de programas. A continuación, se describen algunos de los tipos de registros comunes en una CPU:

1. \*\*Registros de Propósito General (GPR)\*\*: Estos registros se utilizan para una amplia variedad de operaciones y cálculos. Los programas pueden cargar datos en los registros GPR, realizar operaciones aritméticas y lógicas con ellos y almacenar los resultados nuevamente en estos registros.

2. \*\*Registro de Instrucción (IR)\*\*: El registro de instrucción contiene la instrucción actual que se está ejecutando. La unidad de control obtiene la instrucción desde la memoria y la almacena en este registro antes de ser decodificada y ejecutada.

3. \*\*Contador de Programa (PC o IP)\*\*: El contador de programa es un registro especial que contiene la dirección de memoria de la siguiente instrucción que se ejecutará. Se incrementa automáticamente después de la ejecución de cada instrucción, permitiendo que el programa avance secuencialmente.

4. \*\*Registro de Bandera (FLAGS)\*\*: El registro de bandera almacena información sobre el estado de la CPU y los resultados de operaciones. Las banderas pueden indicar si ocurrió un desbordamiento aritmético, si un resultado es igual a cero, si una operación generó un valor negativo, etc.

5. \*\*Registros de Segmento\*\*: En las arquitecturas de procesadores x86, se utilizan registros de segmento para administrar segmentos de memoria. Cada segmento apunta a una región de la memoria y se utiliza para controlar el acceso a esa región.

6. \*\*Registros de Pila (Stack Pointer, Base Pointer)\*\*: Los registros de pila se utilizan para gestionar la pila de llamadas en la memoria. El puntero de pila (Stack Pointer) apunta al valor en la cima de la pila, mientras que el puntero de base (Base Pointer) se utiliza como referencia para acceder a elementos en la pila.

7. \*\*Registros de Vector o Multimedia\*\*: En procesadores modernos, se incluyen registros específicos para acelerar operaciones de procesamiento de gráficos, multimedia y cálculos de punto flotante. Estos registros son más amplios y están diseñados para manejar datos en paralelo.

8. \*\*Registros de Control de Memoria y Gestión de Interrupciones\*\*: Los registros relacionados con la gestión de la memoria y las interrupciones se utilizan para controlar el acceso a la memoria y para gestionar las solicitudes de interrupción del sistema.

La cantidad y la funcionalidad de los registros pueden variar significativamente entre diferentes arquitecturas de CPU. Una organización eficiente de registros es esencial para un rendimiento óptimo de la CPU, ya que permite una manipulación más rápida de datos y una ejecución más eficiente de las instrucciones del programa. Los diseñadores de CPU deben equilibrar la cantidad de registros con la complejidad del diseño y otros factores de rendimiento.

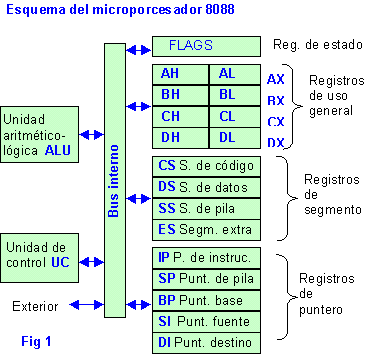
# Semana 7 – Unidad 2 – Estructura y funcionamiento de la CPU.

03, 04 y 05 de octubre.

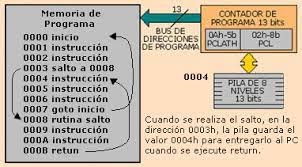
## Registros visibles para el usuario.

Los registros visibles para el usuario son un conjunto de registros de una CPU que son accesibles y utilizables directamente por los programadores y los compiladores. Estos registros son parte de la arquitectura de la CPU y se utilizan para almacenar datos, direcciones de memoria y valores intermedios durante la ejecución de un programa. Los registros visibles son esenciales para la programación de bajo nivel y la optimización del código. A continuación, se describen algunos de los registros visibles más comunes en una arquitectura de CPU:

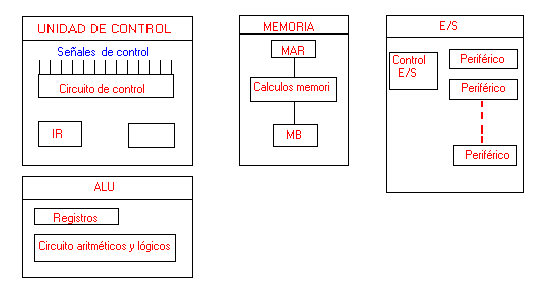
1. \*\*Registros de Propósito General (GPR)\*\*: Estos registros son los más comunes y versátiles. Se utilizan para una amplia variedad de operaciones y cálculos en programas. Los programadores pueden cargar datos en estos registros, realizar operaciones aritméticas y lógicas con ellos y almacenar los resultados nuevamente en estos registros. Los registros GPR se utilizan para manipular datos generales en el programa.



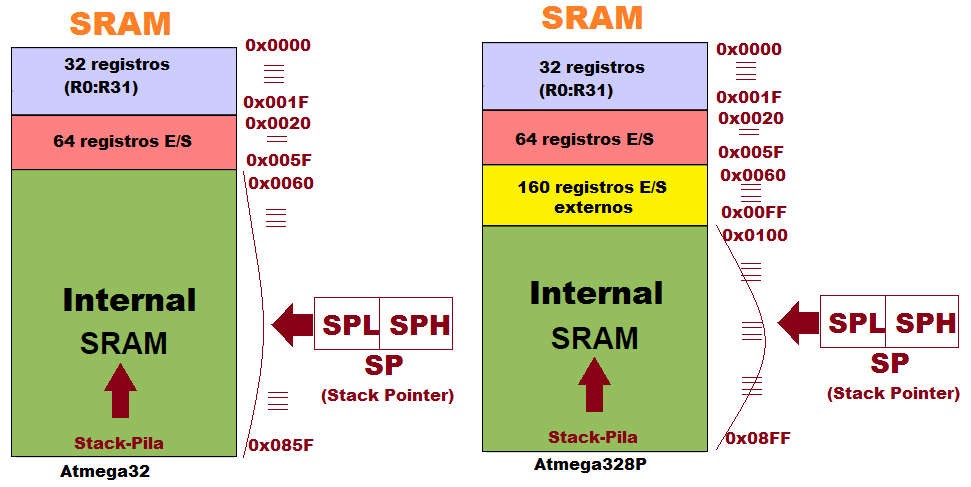
2. \*\*Contador de Programa (PC o IP)\*\*: El contador de programa es un registro que almacena la dirección de memoria de la siguiente instrucción que se ejecutará. Los programadores no suelen modificar directamente el valor del contador de programa, ya que se actualiza automáticamente a medida que se ejecutan las instrucciones.



3. \*\*Registro de Instrucción (IR)\*\*: El registro de instrucción almacena la instrucción actual que se está ejecutando. Los programadores no suelen interactuar directamente con este registro, pero los compiladores y los depuradores pueden acceder a él para fines de seguimiento y depuración.



4. \*\*Registro de Puntero de Pila (Stack Pointer, SP)\*\*: El registro de puntero de pila se utiliza para gestionar la pila de llamadas en la memoria. Los programadores y las funciones del sistema pueden modificar este registro para apilar y desapilar datos y direcciones de retorno.



5. \*\*Registro de Bandera (FLAGS)\*\*: El registro de bandera almacena información sobre el estado de la CPU y los resultados de operaciones. Las banderas indican si ocurrió un desbordamiento aritmético, si un resultado es igual a cero, si una operación generó un valor negativo, etc. Los programadores pueden verificar y modificar algunas de estas banderas según sea necesario.

6. \*\*Registros de Segmento\*\*: En arquitecturas como x86, se utilizan registros de segmento para administrar segmentos de memoria. Los programadores pueden configurar estos registros para controlar el acceso a segmentos específicos de memoria.

Estos registros son conocidos como "visibles" porque los programadores y los compiladores trabajan directamente con ellos al escribir código en lenguajes de programación de bajo nivel o al realizar programación en ensamblador. La disponibilidad y el número de registros visibles pueden variar según la arquitectura de la CPU, y la forma en que se utilizan depende de las convenciones de llamada y las instrucciones específicas de esa arquitectura.

# Semana 8 – Unidad 2 – Estructura y funcionamiento de la CPU.

10, 11 y 12 de octubre.

## Registro de control del estados



Los registros de control y estados son un conjunto de registros en una CPU (Unidad Central de Procesamiento) que se utilizan para controlar el funcionamiento de la CPU y mantener información sobre su estado actual. Estos registros son internos y no suelen ser visibles para los programadores, pero son fundamentales para la operación y el control de la CPU. A continuación, se describen algunos de los registros de control y estados comunes:

1. \*\*Registro de Estado del Programa (PSR o EFLAGS)\*\*: Este registro almacena información sobre el estado actual de la CPU y las banderas de estado. Las banderas indican cosas como desbordamiento aritmético, igualdad, signo, etc. El registro de estado del programa se utiliza para controlar el flujo de ejecución y las condiciones de salto condicional en las instrucciones.

2. \*\*Registro de Control de Interrupciones (CR0, CR2, CR3, CR4 en arquitecturas x86)\*\*: Estos registros se utilizan para controlar la administración de interrupciones y excepciones en la CPU. Pueden habilitar o deshabilitar las interrupciones, definir tablas de páginas en sistemas con memoria virtual, entre otras tareas de control relacionadas con el sistema operativo.

3. \*\*Registro de Control de Segmento (en arquitecturas x86)\*\*: Estos registros, como CS (Segmento de código) y SS (Segmento de pila), se utilizan para gestionar el acceso a segmentos de memoria en sistemas x86. Controlan la base y el límite de segmentos de código, datos y pila, y su configuración afecta la protección de la memoria.

4. \*\*Registro de Control de Excepciones (CR8 en arquitectura x86)\*\*: Este registro se utiliza para establecer la prioridad de las excepciones y las interrupciones. Controla qué excepciones pueden interrumpir otras excepciones.

5. \*\*Registro de Control de Modo (Modo de Usuario, Modo Kernel, etc.)\*\*: Algunas arquitecturas, como x86, utilizan registros para cambiar entre modos de ejecución, como el modo de usuario y el modo kernel. Estos registros permiten a la CPU cambiar entre diferentes conjuntos de permisos y privilegios.

6. \*\*Registro de Control de Rendimiento (por ejemplo, MSR en x86)\*\*: Estos registros permiten la configuración y el monitoreo de aspectos de rendimiento y energía de la CPU, como la velocidad del reloj, la administración de energía y otras características específicas del procesador.

7. \*\*Registros de Contador de Rendimiento\*\*: Estos registros se utilizan para medir el rendimiento de la CPU y recopilar estadísticas, como el número de ciclos de reloj, el número de instrucciones ejecutadas, la cantidad de caché de datos utilizada, etc.

Estos registros de control y estados son vitales para el funcionamiento de la CPU y permiten a la CPU administrar interrupciones, excepciones, cambios de contexto, conmutación de modos de ejecución y otros aspectos importantes de su operación. Aunque generalmente no son accesibles para los programadores de aplicaciones, los programadores de sistemas y los desarrolladores de sistemas operativos deben interactuar con estos registros para administrar eficazmente la CPU y el hardware subyacente.

# Semana 9 – Unidad 2 – Estructura y funcionamiento de la CPU.

17, 18 y 19 de octubre.

## Ejemplos de organización de registros de CPU reales.

La organización de registros de la CPU varía según la arquitectura de la CPU. Aquí te presento ejemplos de organización de registros de CPU de dos arquitecturas de procesadores populares: x86 (utilizado en computadoras personales) y ARM (ampliamente utilizado en dispositivos móviles y sistemas integrados).

\*\*Ejemplo de Organización de Registros en la Arquitectura x86:\*\*

En la arquitectura x86, los registros visibles para el usuario son los siguientes:

1. \*\*Registros de Propósito General (GPR):\*\*

- EAX (Acumulador Extendido)

- EBX (Base Extendida)

- ECX (Contador Extendido)

- EDX (Datos Extendidos)

- ESI (Índice de Origen Fuente)

- EDI (Índice de Destino)

- EBP (Puntero de Base Extendido)

- ESP (Puntero de Pila Extendido)

2. \*\*Contador de Programa:\*\*

- EIP (Puntero de Instrucción Extendido)

3. \*\*Registro de Estado del Programa (FLAGS):\*\*

- EFLAGS (Registro de Banderas)

4. \*\*Registros de Segmento:\*\*

- CS (Segmento de Código)

- DS (Segmento de Datos)

- SS (Segmento de Pila)

- ES (Segmento Extra)

- FS (Segmento Adicional)

- GS (Segmento Adicional)

\*\*Ejemplo de Organización de Registros en la Arquitectura ARM:\*\*

La arquitectura ARM es una arquitectura RISC (Reduced Instruction Set Computer) y tiene un conjunto diferente de registros en comparación con x86. Algunos de los registros principales en ARM son:

1. \*\*Registros Generales (General-Purpose Registers):\*\*

- R0, R1, R2, ..., R15 (32 bits cada uno)

2. \*\*Registros de Estado:\*\*

- CPSR (Registro de Estado de Programa Actual)

- SPSR (Registro de Estado de Programa Salvado)

3. \*\*Registros de Puntero de Pila (Stack Pointers):\*\*

- SP (Puntero de Pila)

- LR (Registro de Enlace, usado para almacenar la dirección de retorno de una llamada a una función)

4. \*\*Registros Especiales (Special Registers):\*\*

- PC (Contador de Programa, almacena la dirección de la próxima instrucción)

- SP\_usr (Puntero de Pila en Modo Usuario)

- LR\_usr (Registro de Enlace en Modo Usuario)

- ...

Estos son solo algunos ejemplos de los registros en la arquitectura x86 y ARM. Ambas arquitecturas tienen registros específicos para operaciones de punto flotante, registros de control, registros de segmento, y otros tipos de registros especializados. La organización precisa de registros puede variar según la generación de CPU y el conjunto de instrucciones específico. Cada conjunto de registros está diseñado para satisfacer las necesidades de programación y las características de la arquitectura respectiva.

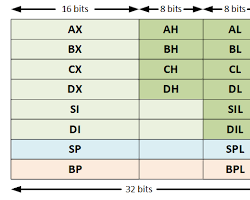
Los registros de la CPU son una parte esencial de cualquier microprocesador. Proporcionan un espacio de almacenamiento temporal para los datos y las instrucciones que se están procesando actualmente. La organización de los registros de la CPU puede variar de un procesador a otro, pero existen algunos patrones comunes.

Organización de registros de la CPU x86

La arquitectura x86 es una de las más populares del mundo. Los procesadores x86 tienen dos tipos de registros: registros de datos y registros de control.

Registros de datos

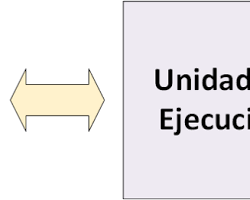
Los registros de datos se utilizan para almacenar datos, como números, cadenas y direcciones de memoria. Los procesadores x86 tienen ocho registros de datos de 32 bits, que se pueden usar como registros de 16 bits o 8 bits.

[Se abre en una ventana nueva[](https://www.w0lff4ng.org/arquitectura-de-microprocesadores/)www.w0lff4ng.org](https://www.w0lff4ng.org/arquitectura-de-microprocesadores/)

Registros de datos de CPU x86

Registros de control

Los registros de control se utilizan para controlar el funcionamiento del procesador. Los procesadores x86 tienen varios registros de control, como el contador de programa (PC), que apunta a la siguiente instrucción que se va a ejecutar, y el registro de estado (SR), que contiene información sobre el estado del procesador.

[Se abre en una ventana nueva[](https://www.w0lff4ng.org/arquitectura-de-microprocesadores/)www.w0lff4ng.org](https://www.w0lff4ng.org/arquitectura-de-microprocesadores/)

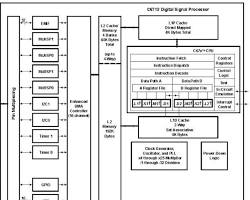
Registros de control de CPU x86

Organización de registros de la CPU ARM

La arquitectura ARM es otra arquitectura popular de microprocesadores. Los procesadores ARM tienen tres tipos de registros: registros de propósito general, registros de propósito especial y registros de estado.

Registros de propósito general

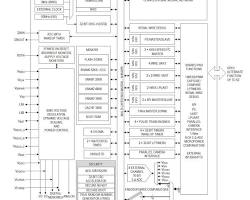
Los registros de propósito general se utilizan para almacenar datos y direcciones de memoria. Los procesadores ARM tienen 16 registros de propósito general de 32 bits.

[Se abre en una ventana nueva[](https://www.researchgate.net/figure/Arquitectura-del-DSP-TMS320C6713-de-Texas-Instrument-11-C-ARM-Advanced-RISC_fig3_282286340)www.researchgate.net](https://www.researchgate.net/figure/Arquitectura-del-DSP-TMS320C6713-de-Texas-Instrument-11-C-ARM-Advanced-RISC_fig3_282286340)

Registros de propósito general de CPU ARM

Registros de propósito especial

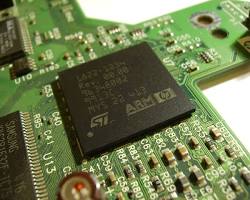
Los registros de propósito especial se utilizan para funciones específicas, como el almacenamiento de datos de punto flotante o el control de interrupciones. Los procesadores ARM tienen varios registros de propósito especial, como el registro de estado (SPSR), que contiene información sobre el estado del procesador en caso de interrupción.

[Se abre en una ventana nueva[](https://www.digikey.com.mx/es/blog/a-novel-twist-maxim-integrated-removes-risk-of-risc-v)www.digikey.com.mx](https://www.digikey.com.mx/es/blog/a-novel-twist-maxim-integrated-removes-risk-of-risc-v)

Registros de propósito especial de CPU ARM

Registros de estado

Los registros de estado contienen información sobre el estado del procesador, como el estado de las banderas de condición y el estado de los permisos de acceso a la memoria. Los procesadores ARM tienen varios registros de estado, como el registro de estado de ejecución (EPSR), que contiene información sobre el estado de ejecución del procesador.

[Se abre en una ventana nueva[](https://es.wikipedia.org/wiki/Arquitectura_ARM)es.wikipedia.org](https://es.wikipedia.org/wiki/Arquitectura_ARM)

Registros de estado de CPU ARM

Estos son solo algunos ejemplos de organizaciones de registros de CPU reales. La organización específica de los registros de la CPU varía de un procesador a otro, según la arquitectura y las características del procesador.

# Semana 10 – Unidad 2 – Estructura y funcionamiento de la CPU.

24, 25 y 26 de octubre.

## El ciclo de instrucción

Introducción

El ciclo de instrucción es el proceso que sigue la CPU para ejecutar una instrucción. Está compuesto por cuatro fases principales: fetch, decode, execute y writeback.

Fetch

En la fase de fetch, la CPU lee la siguiente instrucción de la memoria. La instrucción se almacena en el registro de instrucción (IR).

Decode

En la fase de decode, la CPU descodifica la instrucción para determinar qué operación debe realizar. La CPU también obtiene los datos necesarios para realizar la operación.

Execute

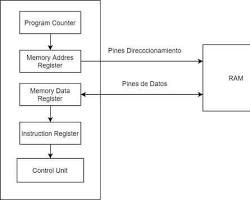
En la fase de execute, la CPU realiza la operación especificada por la instrucción.

Writeback

En la fase de writeback, la CPU almacena los resultados de la operación en la memoria o en un registro.

Fases del ciclo de instrucción

Fetch

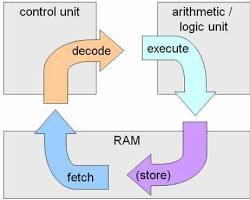
[Se abre en una ventana nueva[](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)hardzone.es](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)

Fase de fetch del ciclo de instrucción

La CPU lee la siguiente instrucción de la memoria.

La instrucción se almacena en el registro de instrucción (IR).

Decode

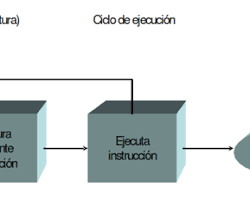
[Se abre en una ventana nueva[](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)hardzone.es](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)

Fase de decode del ciclo de instrucción

La CPU descodifica la instrucción para determinar qué operación debe realizar.

La CPU obtiene los datos necesarios para realizar la operación.

Execute

[Se abre en una ventana nueva[](http://arquipcs.blogspot.com/2015/03/estructura-y-funcionamiento-del-cpu.html)arquipcs.blogspot.com](http://arquipcs.blogspot.com/2015/03/estructura-y-funcionamiento-del-cpu.html)

Fase de execute del ciclo de instrucción

La CPU realiza la operación especificada por la instrucción.

Writeback

[Image de Fase de writeback del ciclo de instrucción]

La CPU almacena los resultados de la operación en la memoria o en un registro.

Tabla de resumen

|  |  |
| --- | --- |
| Fase | Descripción |
| Fetch | La CPU lee la siguiente instrucción de la memoria. |
| Decode | La CPU descodifica la instrucción para determinar qué operación debe realizar. |
| Execute | La CPU realiza la operación especificada por la instrucción. |

El ciclo de instrucción es un proceso fundamental para el funcionamiento de una CPU. Comprender las diferentes fases del ciclo de instrucción es esencial para comprender cómo funciona un procesador.

Ciclo Fetch-Decode-Execute

El ciclo Fetch-Decode-Execute (F-D-E) es el proceso que sigue la CPU para ejecutar una instrucción. Está compuesto por tres fases principales:

Fetch: La CPU lee la siguiente instrucción de la memoria principal.

Decode: La CPU descodifica la instrucción para determinar qué operación debe realizar.

Execute: La CPU realiza la operación especificada por la instrucción.

Fase de Fetch

En la fase de Fetch, la CPU utiliza el contador de programa (PC) para determinar la dirección de la siguiente instrucción que debe ejecutarse. La CPU luego utiliza la unidad de control de memoria (MCU) para leer la instrucción de la memoria principal. La instrucción se almacena en el registro de instrucción (IR).

Fase de Decode

En la fase de Decode, la CPU utiliza el IR para descodificar la instrucción. La CPU determina el tipo de instrucción que se está ejecutando y los operandos que se requieren para la operación.

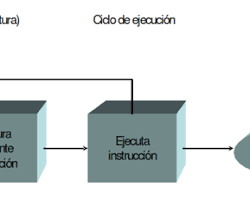
Fase de Execute

En la fase de Execute, la CPU realiza la operación especificada por la instrucción. La CPU utiliza la unidad aritmético-lógica (ALU) para realizar operaciones aritméticas y lógicas. La CPU también puede acceder a la memoria principal para leer o escribir datos.

Ilustraciones

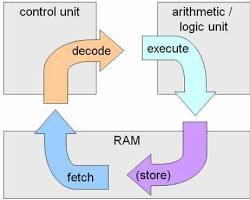
Las siguientes ilustraciones muestran las tres fases del ciclo Fetch-Decode-Execute:

Fase de Fetch

[Se abre en una ventana nueva[](http://arquipcs.blogspot.com/2015/03/estructura-y-funcionamiento-del-cpu.html)arquipcs.blogspot.com](http://arquipcs.blogspot.com/2015/03/estructura-y-funcionamiento-del-cpu.html)

Fase de Fetch del ciclo FetchDecodeExecute

Fase de Decode

[Se abre en una ventana nueva[](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)hardzone.es](https://hardzone.es/tutoriales/rendimiento/ciclo-instruccion-cpu/)

Fase de Decode del ciclo FetchDecodeExecute

Fase de Execute

[Se abre en una ventana nuevalia.deis.unibo.it](http://lia.deis.unibo.it/Courses/FondA-ELE-2000/slides-html/03/sld010.htm)

Fase de Execute del ciclo FetchDecodeExecute

Conclusiones

El ciclo Fetch-Decode-Execute es un proceso fundamental para el funcionamiento de una CPU. Comprender las diferentes fases del ciclo Fetch-Decode-Execute es esencial para comprender cómo funciona un procesador.

# Semana 11 – Unidad 2 – La organización de registros de una CPU.

31, 01 y 02 de noviembre.

La organización de registros de una CPU puede variar significativamente según la arquitectura de la CPU. A continuación, te proporcionaré ejemplos de organización de registros de CPU de dos arquitecturas populares: la arquitectura x86 de Intel y la arquitectura ARM. Ten en cuenta que estos ejemplos se basan en información disponible hasta mi última actualización en enero de 2022.

1. Arquitectura x86 (Intel):

En la arquitectura x86 de Intel, se utilizan varios registros de propósito general y registros especiales. Algunos ejemplos de registros incluyen:

- EAX, EBX, ECX, EDX: Registros de propósito general de 32 bits.

- RAX, RBX, RCX, RDX: Versiones de 64 bits de los registros anteriores.

- ESI, EDI: Registros de índice de origen y destino.

- ESP, EBP: Registros de puntero de pila.

- EIP: Registro de puntero de instrucción.

- EFLAGS: Registro de banderas que almacena información sobre el estado de la CPU, como las banderas de cero y signo.

- CS, DS, SS, ES, FS, GS: Registros de segmento que almacenan información sobre los segmentos de memoria utilizados en el modo protegido.

- CR0, CR2, CR3, CR4: Registros de control que controlan la configuración y el estado de la CPU.

2. Arquitectura ARM:

La arquitectura ARM también utiliza registros de propósito general y registros especiales. Algunos ejemplos de registros en la arquitectura ARM incluyen:

- R0-R15: Registros de propósito general de 32 bits. R0-R7 son utilizados para almacenar datos y resultados de operaciones, mientras que R13 (SP) es el puntero de pila y R15 (PC) es el contador de programa.

- CPSR (Current Program Status Register): Registro de estado actual que almacena información sobre el estado de la CPU y las banderas de condición.

- SPSR (Saved Program Status Register): Registros de estado guardado que almacenan el estado de la CPU antes de entrar en una interrupción o excepción.

- LR (Link Register): Registro utilizado para almacenar la dirección de retorno de una subrutina o función.

- PC (Program Counter): Registro que almacena la dirección de la próxima instrucción a ejecutar.

Es importante destacar que estos son solo ejemplos y que la organización de registros puede variar entre diferentes versiones de las arquitecturas x86 e ARM, así como entre otras arquitecturas de CPU. Cada arquitectura de CPU tiene su propio conjunto de registros y su forma de organizarlos para realizar operaciones y gestionar el estado de la CPU.

Claro, aquí tienes información adicional sobre la organización de registros en las arquitecturas x86 de Intel y ARM:

\*\*Arquitectura x86 (Intel):\*\*

1. \*\*Registros de propósito general de 32 bits (EAX, EBX, ECX, EDX):\*\*

- EAX (Acumulador): A menudo se usa para almacenar resultados de operaciones aritméticas.

- EBX (Base): Generalmente se utiliza como un puntero base para direccionamiento.

- ECX (Contador): A veces se utiliza como un contador en bucles.

- EDX (Datos Extendidos): Se usa en algunas operaciones que requieren un registro adicional.

2. \*\*Registros de propósito general de 64 bits (RAX, RBX, RCX, RDX):\*\*

- Estos registros son versiones de 64 bits de los anteriores y se utilizan en arquitecturas x86-64 (x64) para manejar números más grandes y direcciones de memoria extendidas.

3. \*\*Registros de índice y puntero de pila (ESI, EDI, ESP, EBP):\*\*

- ESI (Source Index) y EDI (Destination Index) se utilizan en operaciones de manipulación de cadenas.

- ESP (Stack Pointer) apunta al tope de la pila.

- EBP (Base Pointer) se utiliza a menudo como un marco de pila para acceder a los parámetros y variables locales de funciones.

4. \*\*Registro de puntero de instrucción (EIP):\*\*

- EIP contiene la dirección de la próxima instrucción a ejecutar.

5. \*\*Registro de banderas (EFLAGS):\*\*

- EFLAGS almacena información sobre el estado de la CPU, como las banderas de cero, signo, desbordamiento, dirección, y muchas otras que se utilizan en operaciones condicionales.

6. \*\*Registros de segmento (CS, DS, SS, ES, FS, GS):\*\*

- Estos registros se utilizan para administrar el direccionamiento de memoria en el modo protegido.

7. \*\*Registros de control (CR0, CR2, CR3, CR4):\*\*

- Los registros de control se utilizan para configurar y controlar diversas características de la CPU, como paginación de memoria y protección.

\*\*Arquitectura ARM:\*\*

1. \*\*Registros de propósito general de 32 bits (R0-R15):\*\*

- R0-R7 se utilizan para almacenar datos y resultados de operaciones.

- R8-R15 también se utilizan para almacenar datos y resultados, y algunos de ellos tienen roles específicos, como R13 (SP - Stack Pointer) y R15 (PC - Program Counter).

2. \*\*Registro de estado actual (CPSR - Current Program Status Register):\*\*

- CPSR almacena información sobre el estado actual de la CPU, como el modo de operación, las banderas de condición y otras configuraciones.

3. \*\*Registros de estado guardado (SPSR - Saved Program Status Register):\*\*

- SPSR almacena el estado de la CPU antes de entrar en una interrupción o excepción, lo que permite restaurar el estado original después de completar la interrupción.

4. \*\*Registro de enlace (LR - Link Register):\*\*

- LR se utiliza para almacenar la dirección de retorno cuando se llama a una subrutina o función.

5. \*\*Contador de programa (PC - Program Counter):\*\*

- PC contiene la dirección de la próxima instrucción a ejecutar.

Es importante tener en cuenta que tanto la arquitectura x86 como ARM tienen múltiples modos de operación y conjuntos de registros adicionales para manejar diferentes tareas y operaciones, pero los registros mencionados son los más comunes y fundamentales en ambas arquitecturas.

# Semana 13 – Unidad 2 – La organización de registros de una CPU.

07, 08 y 09 de noviembre.

El ciclo Fetch-Decode-Execute es un concepto fundamental en la arquitectura de computadoras, especialmente en el contexto de la arquitectura de von Neumann. Este ciclo describe el funcionamiento básico de un procesador y cómo ejecuta las instrucciones de un programa almacenado en memoria. Aquí hay una descripción general del ciclo:

1. \*\*Fetch (Buscar):\*\*

- La unidad de control del procesador envía una señal a la memoria principal para recuperar la siguiente instrucción del programa.

- La instrucción se encuentra en una dirección de memoria específica, llamada el contador de programa (PC, por sus siglas en inglés).

2. \*\*Decode (Decodificar):\*\*

- La instrucción recién recuperada se encuentra en un formato específico que el procesador puede entender.

- La unidad de control interpreta la instrucción y determina qué operación debe realizar y en qué datos debe operar.

3. \*\*Execute (Ejecutar):\*\*

- El procesador realiza la operación especificada por la instrucción.

- Esto puede implicar realizar cálculos aritméticos, transferir datos entre registros, o realizar otras operaciones según la naturaleza de la instrucción.

4. \*\*Write Back (Escribir de nuevo):\*\*

- Si la instrucción modificó los datos, el resultado se escribe de nuevo en la memoria o en registros, según sea necesario.

- El contador de programa se actualiza para apuntar a la siguiente instrucción en memoria, preparándose para el siguiente ciclo Fetch-Decode-Execute.

Este ciclo se repite continuamente mientras el programa esté en ejecución. Cada instrucción se ejecuta secuencialmente, una después de la otra. El conjunto de instrucciones y el conjunto de registros pueden variar según la arquitectura específica del procesador.

Es importante tener en cuenta que este es un modelo simplificado y que en la realidad hay varios elementos adicionales, como pipelines, cachés, y técnicas de predicción de ramas, que se utilizan para mejorar la eficiencia y el rendimiento del procesador.

## Del 13 al 17 Congreso.

# Semana 14 – Unidad 3 – Procesamiento Paralelo

21, 22 y 23 de noviembre.